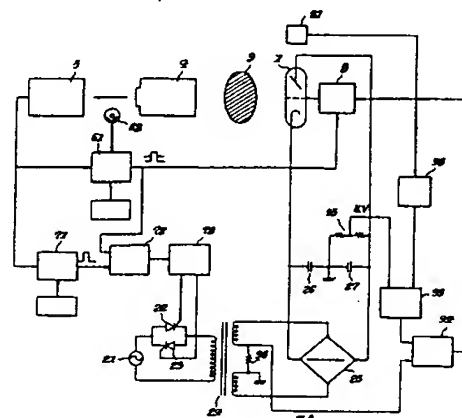


(54) X-RAY MOTION PICTURE PICKING-UP DEVICE

(11) 56-73894 (A) (43) 18.6.1981 (19) JP
 (21) Appl. No. 54-149326 (22) 16.11.1979
 (71) SHIMAZU SEISAKUSHO K.K. (72) TAKESHI NAKANISHI
 (51) Int. Cl. H05G1/60, G01N23/04, G03B41/16, H05G1/34

PURPOSE: To control the tube current at the high speed to attain optimal load control by using grid bias control of triode X-ray tube to not only on-off control but also tube current control.

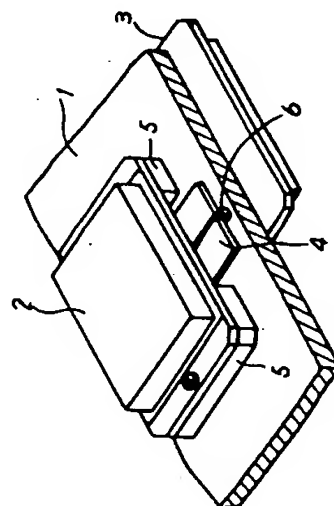
CONSTITUTION: A direct high voltage is applied between a cathode and an anode of a triode X-ray tube 1 through switching elements 22, 23, a high voltage transformer 24, full-wave rectifying bridge 25, and smoothing capacitors 26, 27. X-ray emitted from the triode X-ray tube 1 transmits a body 3 and enters to an X-ray image tube 4 to output a visible image. The image is picked up with a motion picture camera 5. Pulses are applied to a grid bias control circuit 8 from a pulse generating circuit 61 synchronizing with trigger signals from the motion picture camera 5, and X-ray is emitted. The trigger signals from the motion picture camera 5 are transferred to a setting pulse generating circuit 71, and the phase of AC voltage to be applied to the high voltage transformer 24 is controlled corresponding to the width of pulses from the circuit 71, and the tube voltage is controlled.

**(54) MOUNTING CONSTRUCTION OF MICROWAVE MODULE**

(11) 56-73901 (A) (43) 19.6.1981 (19) JP
 (21) Appl. No. 54-150308 (22) 20.11.1979
 (71) FUJITSU K.K. (72) NORIO YABE
 (51) Int. Cl. H01P1/00

PURPOSE: To achieve high density mounting, by mounting a module on a board via a spacer.

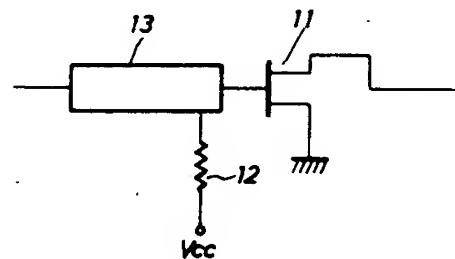
CONSTITUTION: Various modules 2, 3 are opposingly provided to a ground board 1. The module 2 is fitted on the board 1 via a spacer 5. In the spacer 5, signal lines connected to another module 3 and a strip line 4 are accommodated. It is possible to provide other modules in a space formed with the spacer 5.

**(54) MICROWAVE CIRCUIT**

(11) 56-73902 (A) (43) 19.6.1981 (19) JP
 (21) Appl. No. 54-150313 (22) 20.11.1979
 (71) FUJITSU K.K. (72) NOBUTOSHI FUKUDEN(2)
 (51) Int. Cl. H01P1/00, H03F3/60

PURPOSE: To reduce the leakage of microwaves, by applying a bias voltage to an input terminal of a transistor via a resistor having a specific resistance value.

CONSTITUTION: A DC bias is given to a gate of FET11 via a resistor 12. The resistor 12 has a sufficiently high impedance than the line impedance. The resistor 12 can be formed from a thin film resistor of tantalum nitride on a microwave IC. Thus, without using a choke coil and a by-pass capacitor, a bias circuit with low loss can be achieved.



⑨ 日本国特許庁 (JP)

⑩ 特許出願公開

⑪ 公開特許公報 (A)

昭56—73902

⑫ Int. Cl.³

H 01 P 1/00

H 03 F 3/60

識別記号

庁内整理番号

6707—5 J

6832—5 J

⑬ 公開 昭和56年(1981)6月19日

発明の数 1

審査請求 未請求

(全 2 頁)

⑭ マイクロ波回路

川崎市中原区上小田中1015番地

富士通株式会社内

⑮ 特 願 昭54—150313

⑯ 発 明 者 古本昭

⑰ 出 願 昭54(1979)11月20日

川崎市中原区上小田中1015番地

⑱ 発 明 者 福伝信敏

富士通株式会社内

川崎市中原区上小田中1015番地

⑲ 出 願 人 富士通株式会社

富士通株式会社内

川崎市中原区上小田中1015番地

⑳ 発 明 者 上代静

㉑ 代 理 人 弁理士 松岡宏四郎

明 細 書

1. 発明の名称

マイクロ波回路

2. 特許請求の範囲

トランジスタの入力端子に300Ω以上の抵抗を介して直流バイアスを供給する手段を含んでなるマイクロ波回路。

3. 発明の詳細な説明

本発明はトランジスタを含むマイクロ波回路に関する。

従来は、第1図に示すように、マイクロ波回路において電界効果トランジスタ(以下FETという)1のゲートに直流バイアス V_{G0} を供給する回路としては、マイクロ波を使用するために1/4波長高インピーダンス線路2もしくはチョークコイルが使用されることが当然とされていた。1GHz以上の周波数では単にリード線のみでもよかった。3はFET1のゲートに接続されたマッチング回路である。FET1をマイクロ波で動作させるためには、FET1のゲートからみて1/4波長高インピーダン

(1)

ス線路2のインピーダンスは無限大すなわち開放でなければならない。このためには、1/4波長高インピーダンス線路2への直流バイアス供給線4はFET1のゲートからみて短絡とする必要がある。そこで、1/4波長高インピーダンス線路2の直流バイアス供給線には、幅1mm以上の誘導開放1/4波長スタブ5を接続するかまたは高周波バイパス用コンデンサ6を接続していた。しかも、高インピーダンス線路2とスタブ5またはコンデンサ6はFETチップの設けられたアルミナ基板上に配設しなければならない。したがって、FET1のゲートバイアス供給回路の構成が複雑であった。

本発明は上記従来の欠点を除去し、トランジスタのバイアス供給回路の構成を簡単にしたマイクロ波回路を提供することを目的とする。

本発明は、マイクロ波回路において、トランジスタの入力端子に直流バイアス供給回路として、300Ω以上の抵抗を接続することを特徴とする。すなわち、マイクロ波がトランジスタのバイアス供給回路から漏れないためには、バイアス供給回

(2)

路は高インピーダンスさえ与えればよいことに着目し、マイクロ波回路では1/4波長線路やチョークコイルが必要であるという従来の考え方を打破したものである。

第2図は本発明の一実施例を示すもので、ヒ化ガリウム(GaAs) FET 11のゲートは抵抗12を介して直流バイアス V_{cc} が加えられ電圧制御される。抵抗12はマイクロ波に対して高インピーダンスとして作用し損失を生じないように300Ω以上のものを使用する。抵抗の上限は100kΩ程度である。13はFET 11のゲートに接続され高域通過回路で構成されるマッチング回路である。

また、一般にハイブリッド集積回路においてFETチップが設けられるアルミナ基板は、酸化アルミニウム(Al_2O_3)基体に抵抗を形成する約1000Åの酸化タンタル(Ta_2O_5)を蒸着しその上面に接着剤として約500Åのニクロム(NiCr)を配設し表面を約5μの金で被覆して形成する。したがって、この実施例では、抵抗12はアルミナ基板の表面の金膜を除去することにより酸化タ

(3)

抵抗を使用することにより、構成を簡単にしたマイクロ波回路が得られる。

4. 図面の簡単な説明

第1図は従来のマイクロ波回路の回路図、第2図はこの発明にかかるマイクロ波回路の一実施例の回路図である。

11…FET、12…抵抗、13…マッチング回路。

出願人 富士通株式会社
代理人 松岡安四郎

(5)

ンタルの薄膜抵抗から形成できる。なお、抵抗12は厚膜抵抗で形成してもよい。

この実施例ではFET 11のゲート側のバイアス供給回路として、1/4波長高インピーダンス線路の代わりに抵抗12を使用したので、従来必要であった1/4波長スタブや高周波バイパス用コンデンサを使用せずにゲートからみて高インピーダンスを与えることができる。したがって、FET 11のバイアス供給回路の構成が簡単になった。しかも、抵抗12はアルミナ基板の表面の金膜を除去するだけで形成できるので、従来のようにアルミナ基板上に1/4波長線路や1/4波長スタブもしくは高周波バイパス用コンデンサを配設した場合に比べて、ゲートバイアス供給回路の形成工程が簡単になった。

本発明はバイポーラトランジスタのベースに抵抗を介して直流バイアス電圧を加えてマイクロ波回路を構成する場合にも適用できる。

以上のように本発明によれば、トランジスタの入力端子に接続されたバイアス供給回路として高

(4)

図 1

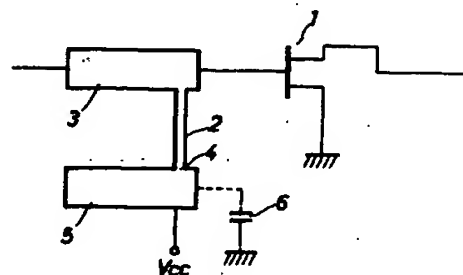


図 2

